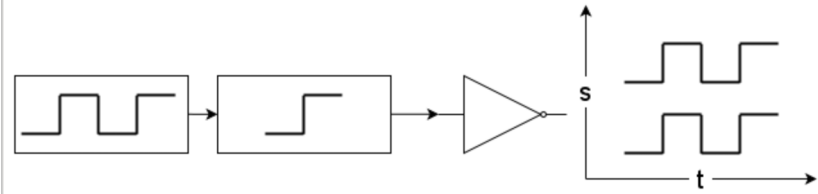
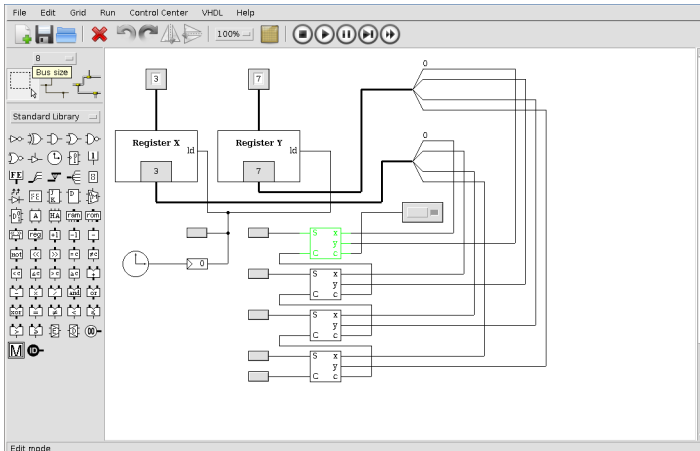


Übung 1 - PDL 2016

Kombinatorische Logik , Signallaufzeiten und Logiksimulation

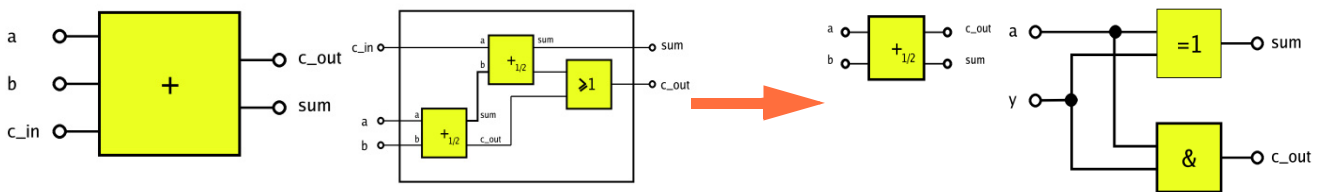
A. RTL Simulator RETRO



1. Installieren sie den Retro Simulator. Erstellen sie ein neues Design mit
 - Einer Clock [Clock period 10 ns]
 - Einem Pulsgenerator (Number of pulses 1, period 20), der über die Clock gesteuert wird
 - Einen Inverter am Ausgang des Pulsgenerators
 - Eine LED am Ausgang des Inverters
2. Starten sie die Simulation im Einzelschritt (Time interval step). Erstellen sie ein Zeitdiagramm des Pulsgenerators bis t=20ns (Schrittweite 0.5 ns), Signale {pulse,inverter-out}.

B. Ripple-Carry Addierer

1. Implementieren sie einen 4-bit Ripple-Carry Addierer wie in der Vorlesung gezeigt mit Volladdiererkomponenten (Propagation Delay 2ns). Die Operanden des Addierers sollen durch Register (namentlich x/y) mit den Initialwerten 0 gepuffert werden. Die Speicherung neuer Werte in den Operandenregistern wird durch den in A.1. erstellen Pulsgenerator aktiviert. Die Ausgänge des Addierers werden durch LED Indikatoren sichtbar gemacht.
2. Wählen sie x=3,y=3, und starten sie die Simulation. Erstellen sie ein Zeitdiagramm bis zur Stabilisierung der Ausgangssignale des Addierers.
3. Wählen sie eine geeignete Kombination der Operandenwerte, die zu temporären Hazards am Ausgang des Addierers führen. Erklären sie die Entstehung dieser temporären Falschergebnisse.
4. Ersetzen sie die Volladdiererkomponenten mit dem Grundgattern wie in der Vorlesung gezeigt (EXODER darf benutzt werden). Propagation delay wird mit 1ns pro Gatter gewählt, XOR aber mit 2ns gemäß dem Ersatzschaltbild. Wiederholen sie B.3. Was ändert sich im Detail?



C. Carry-Lookahead Addierer

1. Ersetzen sie den RC Addierer aus B. und implementieren sie einen 4-bit CL Addierer aus Grundgattern (UND/ODER/EXODER).

$$C_{i+1} = \sum_{j=0}^i \left(g_j \prod_{k=j+1}^i P_k \right) + \prod_{k=0}^i P_k \cdot C_{in} \quad (16)$$

2. Nehmen sie die Werte aus B.3. und erstellen sie ein Zeitdiagramm. Was hat sich geändert?