

Parallele Systeme SS2014

Übung 6

Programm- und Kontrollflussgraph

1. Geben Sie für den folgenden VHDL Codeschnipsel den Programm- und Kontrollflussgraph an:

```
parSys_p: process is
  variable x : integer range 0 to 10 := 0;
begin -- process parSys
  x := 0;
  for i in 0 to 10 loop
    if x = 10 then
      x := 0;
    else
      x := x + 1;
    end if;
  end loop; -- i
end process parSys;
```

Schicken Sie die Lösung an hendrik.hanff@dfki.de